

УЕБ-БАЗИРАНА СИСТЕМА ЗА ОТДАЛЕЧЕН ДОСТЪП ДО FPGA РАЗВОЕН ХАРДУЕР

Иван Панайотов¹, Петър Минев¹

¹Технически университет - Габрово

A WEB-BASED SYSTEM FOR REMOTE ACCESS TO FPGA DEVELOPMENT HARDWARE

Ivan Panayotov¹, Petar Minev¹

¹ Technical University of Gabrovo

Abstract

This report presents a possible implementation of the system for remote access to FPGA development hardware. The goal is its implementation and use in the CST department of TU-Gabrovo. The system is relatively easy to implement and its implementation does not require large costs. The development is based on a Linux server with the free version of Xilinx Vivado development software installed. The system provides a web-based interface for remote configuration of the FPGA boards and their monitoring, through streaming video visualization of the obtained results. The Linux server allows authorization and fine-tuning of the access rights of the local user accounts in order to manage remote access to the USB devices connected to it, such as FPGA development boards and web cameras. The system provides a programming interface to automate this process. The LAMP web application building platform was used for the implementation.

Keywords: FPGA; development boards; remote access; web-based; Vivado; LAMP.

ВЪВЕДЕНИЕ

Дигитализацията и преходът към дигитално общество налагат изграждане на подходяща база за онлайн обучение във всички области на образованието. В инженерните специалности и дисциплини е по-трудно да се внедрят и обособят средства за провеждане на практическите занятия от разстояние в електронна среда. При дисциплините свързани с проектиране на цифров хардуер, благодарение на технологиите свързани с програмируемите логически интегрални схеми, такъв подход е по-лесно осъществим. Тези технологии от години предоставят възможност за отдалечено използване на учебни макети [1, 2, 3, 4], но подходът не се прилага масово, тъй като работата с реалната развойна среда създава незаменим опит и дава увереност на начинаещия студент в собствените му възможности за реализиране

на проектните си идеи. От друга страна, двугодишното затваряне на образователните институции, поради ограничителните мерки свързани с пандемията от SARS-CoV-2 и съпътстващото онлайн обучение, дадоха тласък в използването и развитието на системите, методите и средствата за дистанционно провеждане на лекции и упражнения. Разработките свързани с изследване и реализация на виртуални лаборатории по проектиране на цифрови схеми намериха своето естествено приложение. Много университети разполагаха [5, 6, 7, 8, 9], а други съвременно внедриха виртуални лаборатории, оборудвани с развойни средства, базирани на програмируеми логически интегрални схеми (ПЛИС) [10]. Така с помощта на браузер или друг специализиран софтуер, посредством подходяща комуникационна инфраструктура, студентите получават достъп

от разстояние и могат да зареждат и тестват своите проекти.

В настоящия доклад ще бъде представена подходяща за внедряване в катедра КСТ на ТУ-Габрово системата за отдалечен достъп до FPGA развоен хардуер. Целта е системата да е сравнително лесна за реализация и внедряването ѝ да не да изисква големи разходи.

Катедрата разполага с 6 броя развойни платки Zybo от Digilent Inc., които са с FPGA с хибридна Zynq архитектура на Xilinx. Те лесно могат да бъдат управлявани отдалечено с помощта на безплатната версия на развойния софтуер Vivado на Xilinx. Посоченият софтуер е инсталиран на всяка от 12-те работни станции в лабораторията по автоматизация в катедра КСТ. Освен това в катедрата е реализиран VPN достъп до работните станции в лабораториите, включително и до тези в лабораторията по автоматизация. Така студентите могат да работят на тях без да са свързани в локалната мрежа на университета. Тези предпоставки позволяват да се реализира отдалечен достъп до посочените развойни платки. Достатъчно е, платките да са свързани към работните станции в лабораторията и захранващото им напрежение да е включено. Задачата, която трябва да се реши в представената разработка е свързана с отдалеченото конфигуриране на FPGA платките през уеб базиран интерфейс и наблюдението на получените резултати след това. За решаване на този проблем е инсталиран и конфигуриран Линукс сървър, който позволява оторизация и прецизно задаване на правата за достъп на локалните потребителски акаунти с цел управление на отдалечения достъп до свързаните към него USB устройства, като FPGA развойни платки и уеб камери. Най-съществената част от разработката е реализацията на система, позволяваща управление и автоматизиране на този процес. Системата осигурява уеб интерфейс за настройка и конфигуриране на програмируемите устройства и визуализация на видео изображенията от камерите, следящи всяка от развойните платки. Системата е изградена с помощта на платформата за реализация на уеб приложения, LAMP. В уеб приложението по оригинален начин са осъществени основните изисквания заложили в началния етап на проектиране на системата.

ИЗЛОЖЕНИЕ

1. Проектиране и средства за реализация

Преди да се пристъпи към първоначалното проектиране на уеб-базираната система за отдалечен достъп до FPGA развоен хардуер бе направено проучване, показващо развитието и възможностите на подобни системи. В шест от проучените системи – [1], [2], [4], [5], [7] и [8] се използват развойни платки с FPGA устройства от Xilinx (AMD), а в останалите четири – [3], [6], [9] и [10] – FPGA устройства от Altera (Intel). В три от системите не се използват уеб камери за наблюдение на периферните светодиоди и дисплеи върху платките. Разчита се на виртуални панели за вход-изход. Само в една от разработките не е предвиден виртуален панел за подаване на входни въздействия, чрез потребителския интерфейс към заредения в отдалечената платка проект. В шест от системите, за да се реализира този отдалечен вход се използва допълнителна входно-изходна платка (микроконтролер или микрокомпютър). Тя е свързана с FPGA устройството и преобразува командите от потребителя във сигнали към FPGA. В останалите четири системи, за тази цел се използват софтуерни решения.

За отдалеченото конфигуриране на развойните FPGA платки, в девет от проучените системи се използват средствата за отдалечено конфигуриране, предоставяни от производителите на FPGA чипове. Това улеснява създаването на уеб базирани системи за отдалечен достъп до FPGA развоен хардуер. Необходим е Linux сървър с инсталирана развойна среда за разработка с FPGA от избрания производител. След това системата за наблюдение, управление и контрол може да се реализира с помощта на език за уеб програмиране като PHP, Python и други. Реализирана на базата на описания подход е и отдалечената виртуална лаборатория предложена в [8]. Тя се състои от един сървър с процесор Intel(R) Xeon(R) E5-2620 v2 @2.10GHz (24 CPU) и 32 GB RAM памет, една развойна платка с хибридна FPGA архитектура Xilinx Zynq и втора платка със стандартна FPGA архитектура Xilinx Virtex-7. Към всяка платка има уеб камера за отдалеченото ѝ наблюдение. Сървърът предоставя уеб страница, в която потребителят резервира вре-

меви интервал, за да използва лабораторията и да взаимодейства с една от FPGA развойните платки. Двете развойни платки са свързани към сървъра с вградения USB JTAG интерфейс. Тази връзка позволява програмирането на FPGA, а също така и хардуерно откриване на грешки през JTAG. Чрез Xilinx Vivado всеки потребител има достъп до всяко свързано FPGA устройство. За да се ограничи достъпа на даден потребител, само до запазена FPGA платка, се променят правата за достъп и по точно собственика на запазеното USB устройство, в определения времеви период. За фиксиране на всяка FPGA платка с определено USB устройство е използван UDEV (Linux dynamic device management). За подаване на входни въздействия и наблюдение на изходните реакции за конфигурираните в FPGA проекти се препоръчва да се използва хардуерното откриване на грешки с готовите компоненти VIO и ILA, които са на разположение в IP каталога на Vivado.

Съобразно с направеното проучване, и посочените по-горе предпоставки в катедра КСТ, може да се посочи, че за реализацията на собствена система за отдалечен достъп до FPGA развоен хардуер, която да подпомага студентите от катедрата, в процеса на обучение по проектиране на цифрови схеми с програмируема логика, е удачно да се използват възможностите за конфигуриране от разстояние на FPGA развойни платки на Xilinx Vivado, така както това е предложено в [8]. За целта е необходимо да се разработи уеб-базирана система, която да направи прозрачно за потребителите, отдалеченото използване на Linux базирана инсталация на Vivado.

Спрямо заложената цел са формулирани следните функционални изисквания към системата: лесен и интуитивен интерфейс, който да не внася допълнително объркване за начинаещите потребители в работата им с FPGA развоен хардуер; едновременен достъп на няколко потребителя от различни работни места; поддръжка на няколко развойни платки едновременно, като в даден момент един потребител може да заеме и използва само една платка; поддръжка на различни модели развойни платки; хронологично запазване на действията на потребителите при работа с развойния хардуер; визуализиране в реално време на физическото състояние на развойните платки; лесно внедряване на подходящ сървър; мини-

мални разходи за реализация, внедряване и използване.

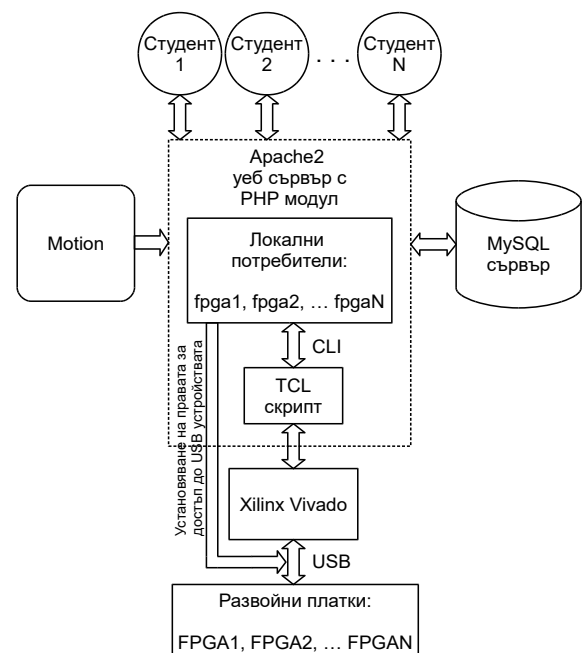
Системата е уеб базирана и основният начин за взаимодействие с потребителя е посредством уеб браузер. За управление и връзка с FPGA развойния хардуер се използва системата за автоматизирано проектиране Xilinx Vivado. Тя осигурява програмен инструмент, наречен Hardware Server, който позволява отдалечен достъп и конфигуриране на FPGA развойните платки. След стартиране на Hardware Server и установяване на връзка с него, могат да се изпращат команди, с които да се избере и конфигурира, включена към сървъра, FPGA развойна платка.

За програмната реализацията на описаната функционалност е избран езикът PHP.

Многопотребителският достъп в системата се реализира, като се използва MySQL сървър. Той дава възможност да се организира съхранението на потребителските данни.

За реализацията на визуална обратна връзка, чрез която потребителят да наблюдава резултата от действията си върху FPGA развойния хардуер е използван софтуерният инструмент с отворен код Motion.

На фигура 1 е показана общата структура на проектираната система. Потребителите, посредством уеб браузер, взаимодействат със сървъра Apache2, в който е настроен PHP модул. От своя стана, чрез PHP реализацията на системата, Apache2 взаимодейства с MySQL, Motion и Vivado.



Фиг. 1. Обобщена структура на системата за отдалечен достъп до FPGA развойни платки

Комуникацията между потребител (студент) и Apache2 сървъра е двупосочна. Потребителят изпраща към Apache2 своите данни за верификация. Сървърът, с помощта на езика PHP и MySQL, проверява тези данни. След успешна верификация Apache2 зарежда в уеб браузера информация за наличните развойни платки и тяхното състояние. Ако верификацията е неуспешна потребителят се информира, като се извежда съобщение за грешка.

Взаимодействието между Apache2 и MySQL също е двупосочно и се извършва посредством езика PHP. Когато се верифицира потребителският вход в системата, MySQL сървърът е достъпен само за четене. Когато администратор въвежда нови потребители, MySQL е достъпен за четене и запис.

Системата е проектирана така, че да взаимодейства със софтуера за автоматизирано проектиране за FPGA, Xilinx Vivado, който осигурява управлението и конфигурирането на развойния хардуер. Избран от потребителя (студента) конфигурационен файл с помощта на набор от команди, оформени като TCL скрипт, се изпраща към Vivado, който от своя страна го предава към развойния хардуер. След това се прихваща върнатата от Vivado информация за извършените операции с развойния хардуер и тя се визуализира в уеб браузера на потребителя (студента). За осъществяване на комуникацията с Xilinx Vivado, в операционната система Linux, предварително са създадени локални потребителски акаунти. Всеки локален потребител има права за достъп само до USB устройството в Linux, съответстващо на една от развойните платки. В уеб-базираната система се използват подходящи програмни функции за изпълнение на команди в Linux от името на локален потребител. Това позволява, системата да стартира Hardware Server и да изпрати за изпълнение TCL скрипта за конфигуриране на развойната платка, до която потребителят има установени права за достъп.

Софтуерното приложение с отворен код Motion предава поточно видео. Предложената система прихваща видеопотока и го визуализира в уеб браузера на потребителя. Така, потребителят (студентът) следи в реално време състоянието на развойния хардуер, като наблюдава индикациите върху развойния хардуер и как те се променят в следствие на неговите действия.

2. Потребителски достъп до системата

В системата потребителите имат две нива на достъп: “потребител” – наблюдава и си взаимодейства с развойния хардуер; “администратор” – управлява и настройва развойния хардуер, създава нови потребители.

Потребителите от ниво “потребител” могат да се използват за студентите. Те се оторизират в системата като въвеждат своя факултетен номер и решават captcha – тест за сигурност. Този тест е широко използван в информатиката, като се смята, че може да бъде издържан само от човек. След успешна оторизация в уеб браузера се зарежда изглед с всички налични към момента развойни платки заедно с техния статус. Те може да са свободни – тогава светят в зелено или заети – тогава светят в червено. Когато една платка е свободна, потребителя може да я избере като щракне с курсора на мишката върху нея (фиг. 2).



Фиг. 2. Начален екран след вход от ниво „потребител“

След избор на свободна платка се зарежда екран, в който потребителят може да прикачи конфигурационен файл за FPGA и да наблюдава в реално време състоянието на избраната развойна платка (фиг. 3). Прикаченият конфигурационен файл се изпраща и зарежда в развойната платка, посредством системата Vivado. На екрана на потребителя се извежда информацията, която Vivado връща в резултат от взаимодействието с развойната платка.

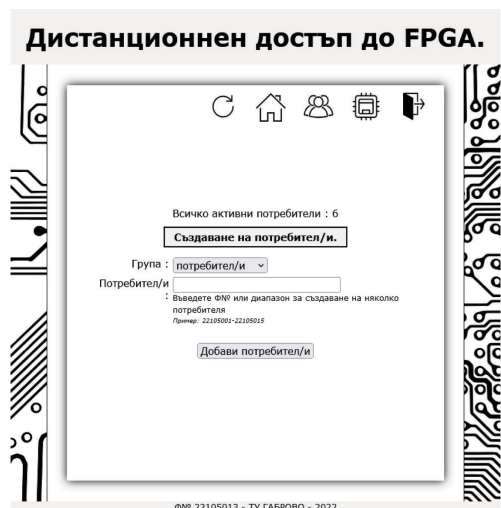
Потребителите от ниво “администратор” могат да се използват за преподавателите. Те също вписват потребителското си име и решават captcha, но след това при вярно решена captcha се зарежда поле, в което трябва да въведат парола за верификация. Различният на-

чин за вход в системата е едно от разграниченията за двата вида потребители.



Фиг. 3. Екран на заредена свободна развойна платка

Потребителите с права на “администратор” имат възможност да добавят, изтриват и настройват нови потребители и развойни платки (фиг. 4 и фиг. 5). Те могат да изтриват генерираната временна информация при работа с развойните платки. Всяка платка може да бъде настроена от администратор на системата по уникален за нея начин. Това позволява в системата да се предостави достъп до различни модели развойни платки, с които да се работи през един и същ потребителски интерфейс.

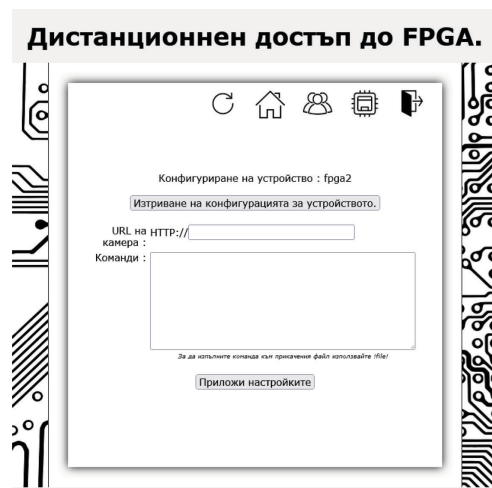


Фиг. 4. Панел за управление на потребителите

ЗАКЛЮЧЕНИЕ

Представената разработка на уеб базирана система за отдалечен достъп до FPGA развоен хардуер, отговаря на всички проектни изисквания. За нейното внедряване е необходима

компютърна система с операционна система Linux и инсталирана безплатната версия на системата Xilinx Vivado, така че разходите за нейното внедряване ще зависят предимно от разходите за закупуване на компютърната система. За реализиране на желаната функционалност са избрани софтуерни решения с отворен код, което спестява допълнителни финансови средства. Системата е достъпна от различни физически работни места за няколко потребителя едновременно. Тя поддържа различни модели развойни платки. Броят на използваните платки е ограничен от броя USB портове на компютърната система. Същите ограничения важат и за броя на уеб камерите, които се използват за наблюдение на развойните платки. Ако е необходимо увеличаване на броя платки и камери, може да се използват USB разширителни платки или хъбове с допълнително захранване към тях.



Фиг. 5. Панел за управление на развойните платки

Една от насоките за бъдещо развитие на уеб базираната система за отдалечен достъп до FPGA развоен хардуер е усъвършенстването на диалога с потребителя. Необходимо е да се извеждат подходящи съобщения. Например, съобщения които показват, че потребителят трябва да изчака или съобщения с по-подробно описание на събитията в системата. За да придобие цялостен завършен вид, системата трябва да бъде разположена на сървър в лаборатория на територията на катедра КСТ в Технически университет – Габрово. Необходимо е също така да се изгради подходяща конструкция, например от алуминиеви профили, за разполагане на развойните платки и уеб камери, както и да се осигури подходящо осветление с цел поучаване на ясни изображения

ния от тях. Така оформена, системата може да се интегрира в учебния процес и да подпомага работата на преподаватели и студенти, при дистанционно или присъствено обучение, свързано с проектиране на цифров хардуер.

БЛАГОДАРНОСТИ

Този доклад е подготвен и осъществен като част от проект № 2209Е „Виртуална лаборатория за обучение по проектиране на цифров хардуер“, финансиран от средствата по бюджета за научни изследвания на Технически университет – Габрово.

REFERENCE

- [1] Iskra P., A. Muñoz, “Remote, web-based laboratory for Programmable Logic Devices”, in Proceedings of the 4th IFAC Workshop on Discrete Event Systems Design – DESDes 2009, Oct 2009, Vol. 42, Issue 21, pp 143–148.
- [2] Herrero A., I. Elguezabal, M. Vallejo, “A web-based environment providing remote access to FPGA platforms for teaching digital hardware design” in Proceedings of the IADIS International Conference on e-Learning – MCCSIS'08, July 2008, pp. 161–165.
- [3] Soares J., J. Lobo, “A Remote FPGA Laboratory for Digital Design Students” in Proceedings of the 7th Portuguese Meeting on Reconfigurable Systems – REC2011, Feb 2011, pp 95–98.
- [4] Reichenbach M. et al., “A New Virtual Hardware Laboratory for Remote FPGA Experiments on Real Hardware”, in Proceedings of the 2011 International Conference on e-Learning, e-Business, Enterprise Information Systems, and e-Government – EEE11, July 2011, Vol. 1, pp 17–23.
- [5] Ravanasa K., R. Hashemian, “vLab, A High Speed Multi-Accesses Parallel Processing Remote Laboratory Access for FPGA Design Technology”, in Proceedings of the 2014 IEEE International Conference on Electro/Information Technology – EIT2014, June 2014, pp. 377-381.
- [6] Fotopoulos V. et al., “Remote FPGA Laboratory Course Development based on an Open Multimodal Laboratory Facility”, in Proceedings of the 19th Panhellenic Conference on Informatics – PCI'15, Oct 2015, pp 447–452.
- [7] Torresen J. et al., “Flexible Teaching of Reconfigurable Logic Design Including a Remote Cloud Lab”, in Proceedings of the Sixth International Conference on E-Learning and E-Technologies in Education (ICEEE2017), Sep 2017, pp 18–20.
- [8] Mohsen A. et al., “Remote FPGA Lab For ZYNQ and Virtex-7 Kits”, in Proceedings of 2019 IEEE 62nd International Midwest Symposium on Circuits and Systems (MWSCAS), Aug 2019, pp 185–188.
- [9] Mayoz C. et al., “FPGA remote laboratory: experience of a shared laboratory between UPNA and UNIFESP”, in Proceedings of 2020 XIV Technologies Applied to Electronics Teaching Conference (TAEE), 2020, pp. 1-8.
- [10] Hussein, R., D. Wilson, Remote Versus In-hand Hardware Laboratory in Digital Circuits Courses, Paper presented at 2021 ASEE Virtual Annual Conference Content Access, Virtual Conference, July 2021, <https://peer.asee.org/37662>.